

## 1.2 功率 MOSFET 和 IGBT

### 1.2.1 结构和基本功能

在下面所述的功率 MOSFET 和 IGBT 均指 n 沟道增强型，因为它代表了构成功率模块的晶体管的主流。

在一个正向的驱动电压作用下，一块 p 导通型的硅材料会形成一个导电的沟道。这时，导电的载流子为电子（多子）。在驱动电压消失后，该元件处于截止状态（自截止）。

其它的、在下面不再做深入讨论的晶体管结构，还有 p 沟道增强型（在 p 型硅片上通过一个负偏驱动电压去影响由正电荷载流子所形成的沟道／

自截止），以及 n 和 p 沟道耗散型。后两种的特点是不需要驱动电压便可以导通（自导通）。该类晶体管在驱动电压作用下会产生一个空间电荷区，使得沟道变窄，进而扼断电流。

在大多数情况下，人们采用图 1.2 和图 1.4 所显示的垂直式结构。在这里，栅极和源极（MOSFET）或发射极（IGBT）均位于芯片上表面，而芯片底面则构成了漏极（MOSFET）或集电极（IGBT）。负载电流在沟道之外垂直通过芯片。

在剖面图里所显示的功率 MOSFET 和 IGBT 具有平面式栅极结构，也就是说，在导通状态下，导电沟道是横向的（水平的）。

平面栅极（在现代高密度晶体管中更发展为双重扩散栅极）仍是目前功率 MOSFET 和 IGBT 中占统治地位的栅极结构。

但一些更新的研究成果已引入了沟道栅极结构。在那里，栅极板被垂直地置于整个结构之中。在导通状态下，栅极板的两侧各形成一个垂直的通道。在本书的 1.2.4 节中，我们还要更为详细地涉及这一种结构，以及其它在本节里不再进一步探讨的新发展动向。

平面式 MOSFET 和 IGBT 结构是从微电子技术移植而来的，其漏极或集电极由  $n^+$  (MOSFET) 或  $p^+$  井区构成，位于芯片表面。负载电流水平地流经芯片。借助于一个氧化层， $n$  区可以与衬底相互隔离，从而有可能将多个相互绝缘的 MOSFET 或 IGBT 与其它结构一起集成于一个芯片之上。

由于平面式晶体管的电流密度仅能达到垂直式结构的 30%，因而明显地需要更多的安装面积，所以它们主要被用在复杂的单芯片电路中。

从构造上来看，功率 MOSFET (图 1.2) 以及 IGBT (图 1.4) 由众多的硅微单元组成。在一块 0.3 至 1.5 平方厘米的芯片上，每单位平方厘米的单元数可达 820000 (最新的耐压为 60V 的 MOSFET) 以及 100000 (高耐压 IGBT)。

单元剖面图显示了 MOSFET 和 IGBT 具有相似的控制区结构。

$n^-$  区在截止状态下构成空间电荷区。 $p$  导通井被植入其内，它在边缘地带的掺杂浓度较低 ( $p^-$ )，而在中心地带则较高 ( $p^+$ )。

在这些井里存在着层状的  $n^+$  型硅，它们与源极端 (MOSFET) 或发射极端 (IGBT) 的金属铝表面相连。在这些  $n^+$  区之上，先是植入一层薄的  $\text{SiO}_2$  绝缘层，然后再形成控制区 (栅极)，例如采用  $n^+$  型多晶硅材料。

当一个足够高的正向驱动电压被加在栅极和源极 (MOSFET) 或发射极 (IGBT) 之间时，在栅极下面的  $p$  区将会形成一个反型层 ( $n$  导通沟道)。经由这个通道，电子可以从源极或发射极流向  $n^-$  漂移区。

直至  $n^-$  区为止，MOSFET 和 IGBT 具有类似的结构。它们的区别出现在第三极区，从而决定了各自不同的性能。

### Power MOSFET [277]

图 1.2 清楚地显示了一个 n 沟道增强型垂直式结构的功率 MOSFET 的结构和功能。图中的栅极结构为平面式。

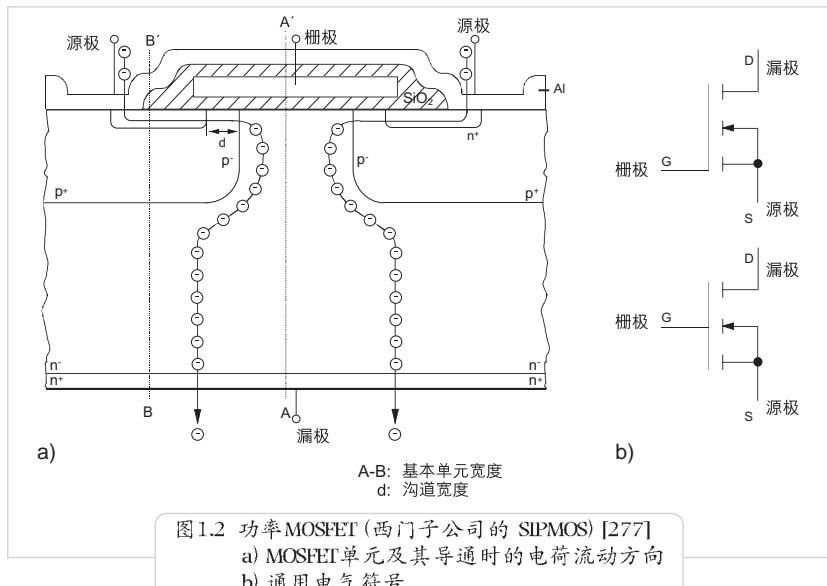


图 1.2 功率 MOSFET (西门子公司的 SIPMOS) [277]  
a) MOSFET 单元及其导通时的电荷流动方向  
b) 通用电气符号

在 MOSFET 中，上述的层状结构是在一块 n<sup>+</sup> 导通型的硅基片上采用外延生长、植入、扩散等方法来实现的。硅基片的背面形成了漏极。

当电压在漏极和源极之间产生一个电场时，流向漂移区的电子会被吸引至漏极，空间电荷区会因此而缩小。同时，漏源电压下降，主电流（漏极电流）得以流动。

因为在漂移区内形成电流的电子全部是多子，所以在高阻的 n<sup>-</sup> 区内不会出现两种载流子的泛滥。因此，MOSFET 是一个单极型元件。

在低耐压的 MOSFET 器件中，微单元的电阻约占 MOSFET 的通态电阻的 5%—30%。而对于高截止电压的 MOSFET 来说，其通态电阻的约 95% 由 n<sup>-</sup> 外延区的电阻所决定。

因此，通态压降

$$V_{DS(on)} = I_D \cdot R_{DS(on)}$$

其中 I<sub>D</sub> 为漏极电流，且

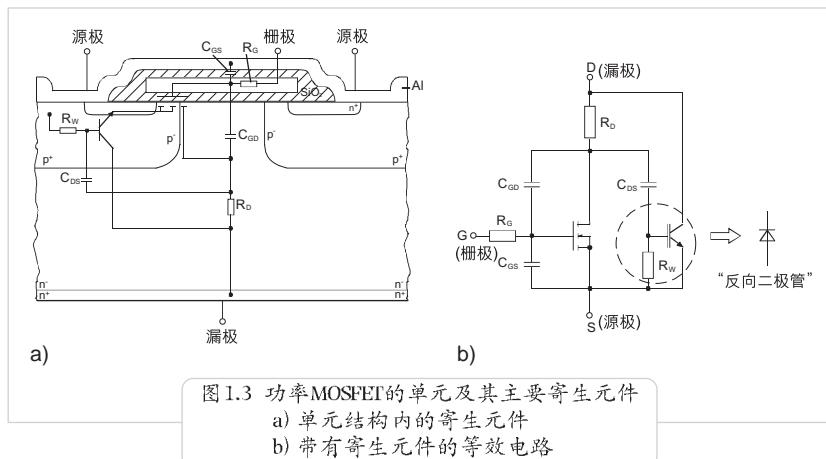
$$R_{DS(on)} = k \cdot V_{(BR)DS}^{2.4...2.6}$$

其中 k 为材料常数，例如当芯片面积为 1cm<sup>2</sup> 时，k = 8.3 · 10<sup>-9</sup> A<sup>1</sup>。V<sub>(BR)DS</sub> 为漏源正向击穿电压。

对于现在市场上的 MOSFET 来说，当它的截止电压大于 200–400V 时，其通态压降的理论极限值总是大于同等大小的双极型器件，而其电流承载能力则小于后者。在 1.2.4 节中，我们还要谈到如何改善其性能以及新的结构。

另一方面，仅仅由多子承担的电荷运输没有任何存储效应，因此，很容易实现极短的开关时间。当然，在芯片尺寸很大的器件中（高耐压／高电流），其内部电容充放电所需的驱动电流会相当大，因为每平方厘米的芯片面积上的电容可达  $0.3\mu\text{C}$ 。

这些由 MOSFET 的物理结构所决定的电容是其最重要的寄生参数。图 1.3 表示了它们的起源和等效电路图。在后面的章节中，我们还将更详尽地涉及它们对元件性能的影响。

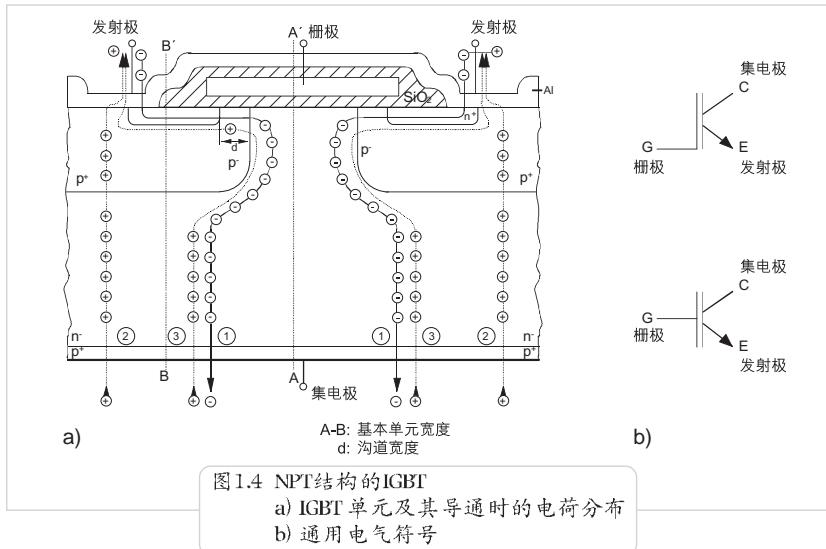


下表解释了图 1.3 中各种寄生电容和电阻的起源和符号。

符号	名称	起源
$C_{GS}$	栅源电容	栅极和源极的金属化部分的重叠。 取决于栅源电压，但与漏源电压无关。
$C_{DS}$	漏源电容	$n^-$ 漂移区和 p 井区之间的结电容。 取决于单元面积、击穿电压以及漏源电压。
$G_{GD}$	栅漏电容	米勒电容，由栅极和 $n^-$ 漂移区之间的重叠而产生。
$R_G$	栅极内阻	多晶硅栅极的电阻。在多芯片并联的模块中，常常还有附加的串联电阻以削弱芯片之间的振荡。
$R_D$	漏极电阻	$n^-$ 漂移区的电阻。占 MOSFET 通态电阻的主要部分。
$R_W$	p 井区横向电阻	寄生 npn 双极型晶体管的基极 – 发射极之间的电阻。

IGBT [278]

图 1.4 清楚地显示了一个 n 沟道增强型垂直式 IGBT 的结构和功能。图中的 IGBT 具有非穿通式 NPT (Non Punch Through) 结构，栅极为平面式。



和 MOSFET 有所不同，在 IGBT 的 n 区之下有一个 p<sup>+</sup> 导通区，它通向集电极。

流经  $n^-$  漂移区的电子在进入  $p^+$  区时，会导致正电荷载流子（空穴）由  $p^+$  区注入  $n^-$  区。这些被注入的空穴既从漂移区流向发射极端的  $p$  区，也经由 MOS 沟道及  $n$  井区横向流入发射极。因此，在  $n^-$  漂移区内，构成主电流（集电极电流）的载流子出现了过盈现象。这一载流子的增强效应导致了空间电荷区的缩小以及集电极-发射极电压的降低。

尽管同 MOSFET 的纯电阻导通特性相比, IGBT 还需加上集电极端 pn 结的开启电压, 但对于高截止电压的 IGBT 器件来说(从大约 400V 起), 因为高阻的 n<sup>-</sup>区出现了少子增强效应, 所以器件的导通压降仍比 MOSFET 要低。这样一来, 在相同的芯片面积上, IGBT 的设计可以达到明显比 MOSFET 更高的电压和电流。

另一方面，在关断期间和随后产生的集电极电压的上升过程中，还未被释放的大部分 p 储存电荷  $Q_s$  必须在  $n^-$  区内被再结合。 $Q_s$  在负载电流较小时几乎呈线性增长，而在额定电流以及过电流区域则由以下指数关系所决定：

$Q_s \sim I^{0.8...1}$  当电流小于额定电流时;

$Q_s \sim I^{0.5}$  当电流等于或大于额定电流时;

$$Q_s \sim V_{(BR)CE}^{2...2.7}$$

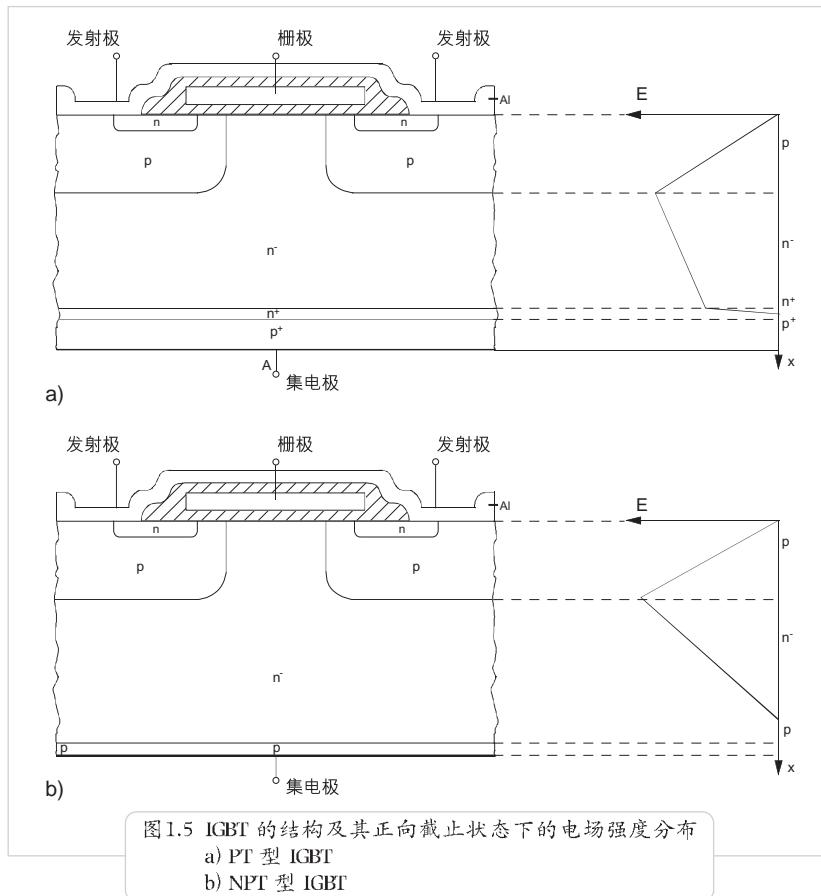
存储电荷的增强与耗散引发了开关损耗、延迟时间(存储时间)、以及在关断时还会引发集电极拖尾电流(见1.2.3节)。

目前,除了图1.3所显示的非穿通型结构(NPT=Non Punch Through)之外,穿通型结构(PT=Punch Through)的IGBT也得到了应用。最初的IGBT就是基于后者而形成的。

两种结构的基本区别在于,在PT型IGBT的n<sup>-</sup>和p<sup>+</sup>区之间存在一个高扩散浓度的n<sup>+</sup>层(缓冲层)。另外,两者的制造工艺也不同。

在PT型IGBT中,n<sup>+</sup>和n<sup>-</sup>层一般是在一块p型基片上外延生长而成。而NPT型IGBT的基本材料是一块弱扩散的n型薄硅片,在其背面植入了集电极端的p<sup>+</sup>区。两种IGBT的顶部结构相同,均为平面式的MOS控制区。

图1.5比较了两种IGBT的构造及其正向截止状态下的电场强度分布。



对于一个 PT 型 IGBT 或者 IGET (E: 外延生长式结构 Epitaxial structure) 来说，在正向截止状态下，空间电荷区覆盖了整个  $n^-$  区。为了使生长层即使在高截止电压下还是尽可能的薄，在  $n^-$  漂移区的结尾处，其电场强度需要用高扩散浓度的  $n^+$  缓冲层来减弱。

反之，对于 NPT 型 IGBT 或 IGBT (H: 同质式结构 Homogenous structure) 来说，它的  $n^-$  漂移区具有足够的厚度，以至于可以吸收在正向截止状态下最大截止电压的场强。因此在允许的工作范围内，电场延伸至整个  $n^-$  区之外的现象（穿通）是不会发生的。

为了进一步地描述 IGBT 的功能以及 PT 和 NPT 型元件的不同特性，我们有必要来观察由 IGBT 结构而导出的等效电路（图 1.6b）。

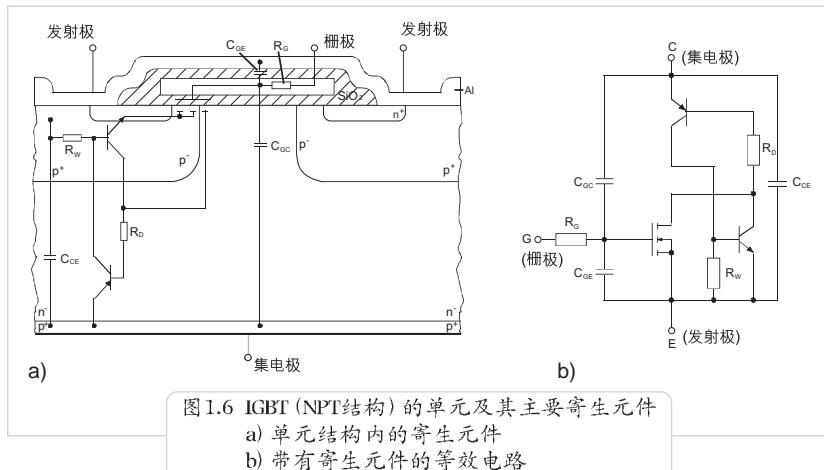


图 1.6 IGBT (NPT 结构) 的单元及其主要寄生元件  
a) 单元结构内的寄生元件  
b) 带有寄生元件的等效电路

类似于图 1.3，可得到图 1.6 中所示的寄生电容和电阻的起源与符号。

符号	名称	起源
C <sub>GE</sub>	栅极 - 发射极电容	栅极和发射极的金属化部分的重叠。取决于栅极 - 发射极电压，但与集电极 - 发射极电压无关。
C <sub>CE</sub>	集电极 - 发射极电容	$n^-$ 漂移区和 p 井区之间的结电容。 取决于单元的表面积、漏源击穿电压以及漏源电压。
G <sub>GC</sub>	栅极 - 集电极电容	米勒电容，由栅极和 $n^-$ 漂移区之间的重叠而产生。
R <sub>G</sub>	栅极内阻	多晶硅栅极的电阻。在多芯片并联的模块中，常常还有附加的串联电阻以削弱芯片之间的振荡。
R <sub>D</sub>	漂移区电阻	$n^-$ 漂移区的电阻 (pnp 晶体管的基极电阻)。
R <sub>W</sub>	p 井区横向电阻	寄生 npn 双极型晶体管的基极 - 发射极之间的电阻。

撇开器件内部的电容和电阻不谈，IGBT 的等效电路含有同样存在于 MOSFET 结构中的理想 MOSFET，以及一个寄生 npn 晶体管： $n^+$ 发射区（发射极）／ $p^+$ 井区（基极）／ $n^-$ 漂移区（集电极）。在这个寄生结构里，位于发射极之下的  $p^+$  井区的电阻被视为基极—发射极电阻  $R_w$ 。此外，下列区域组合构成了一个 pnp 晶体管： $p^+$ 集电极区（发射极）／ $n^-$ 漂移区（基极）／ $p^+$ 井区（集电极）。这个 pnp 晶体管与上面的 npn 晶体管一起构成了一个晶闸管结构。

这一寄生晶闸管的锁定效应（Latch up）可能会出现于导通状态（前提是某临界电流密度被超过，该临界值随芯片温度的增加而减小），也可以在关断时发生（动态锁定，由比通态运行时更高的空穴电流所引起）。后者发生的条件是下列方程式被满足：

$$M \cdot (\alpha_{npn} + \alpha_{pnp}) = 1$$

其中  $\alpha_{pnp}$ ， $\alpha_{npn} = \alpha_T \cdot \gamma_E$ ，为单只晶体管的共基极电流增益，M 为乘法系数， $\alpha_T$  为基极传输系数， $\gamma_E$  为发射极效率。

锁定现象的出现会导致 IGBT 失控，直至损坏。

对于当代的 IGBT，采用下述的设计措施，可以在所有允许的静态和动态运行条件下有效地防止锁定效应的出现。例如通过合理的设计，在关断时动态锁定所需的电流密度可达额定电流的 15 倍之多。

为此，晶体管的基极—发射极电阻可以通过：

1. 增强直接在  $n$  发射极下  $p^+$  井区的扩散浓度；
2. 缩短  $n$  发射极的尺寸

来减到如此小，以至于在任何允许的运行状态下，都不可能达到该 pnp 晶体管的基极—发射极二极管的开启电压。

此外，通过调节 pnp 晶体管的电流放大倍数，使其空穴电流（npn 晶体管的基极电流）被维持得尽可能小。当然，在这里需要兼顾以下两个方面来达到一个较好的折衷：一方面是开关特性及耐冲击性；另一方面是通态特性。后者也在某种程度上被 pnp 晶体管的设计所决定。

这一折衷方案在 PT 型和 NPT 型 IGBT 中有着不同的实现方式 [278]。

在 PT 型 IGBT 中，从  $p^+$  区到  $n^-$  漂移区的空穴注入效率（发射极效率）很高，原因是它的衬底相对来说较厚。它的 pnp 电流放大系数只能通过调节基极传输系数（ $n^-$  漂移区， $n^+$  缓冲区）来降低。为此， $n$  区的载流子寿命可以通过附加的再结合中心（例如，采用金元素扩散或电子辐射工艺）来降低。

空穴电流约占总电流的 40%—45%。

NPT 型 IGBT 则与之不同，其集电极端的  $p$  发射极区是通过植入方式而形成的，明显的薄于 PT 型 IGBT 的衬底。因此，在生产硅片时，扩散浓度在材料上的分布可以很容易地被精确调节。这一极薄的  $p^+$  层保证了 pnp 晶体

管的发射极效率较低 ( $\gamma_E = 0.5$ )，以至于再也没有必要采用降低载流子寿命的方法来减小基极的传输系数。

空穴电流约占总电流的 20% 到 25%。

同 PT 型 IGBT 相比，NPT 型 IGBT 的发射极效率较小、载流子寿命较长、且参数可以被更精确地控制。它的优点在第二篇和第三篇中还要被进一步地谈论到，这里先简单列举如下：

1. 正向导通电压具有正温度系数（并联时自动地静态均流）；
2. 关断时的拖尾电流较低，但部分情况下时间较长，在  $T_j = 125^\circ\text{C}$  时关断损耗较低，（在硬关断时）开关时间较短以及开关损耗较低；
3. 开关时间与开关损耗 ( $T_j = 125^\circ\text{C}$ ) 以及拖尾电流对温度的依赖性明显较低；
4. 在过载时对电流的限制作用较好，因而具有较高的过载能力。

与 PT 型 IGBT 所采用的外延生长式衬底相比，目前作为 NPT 型 IGBT 基本材料的同质  $n^-$  基片的生产更容易一些，当然前提是要具备处理极薄硅片的能力。